

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

特許第3070893号  
(P3070893)

(45) 発行日 平成12年 7 月31日 (2000. 7. 31)

(24) 登録日 平成12年 5 月26日 (2000. 5. 26)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

G 0 9 G 3/36

G 0 9 G 3/36

G 0 2 F 1/133

5 4 5

G 0 2 F 1/133

5 4 5

請求項の数 4 (全 8 頁)

(21) 出願番号 特願平5-211518

(22) 出願日 平成 5 年 8 月26日 (1993. 8. 26)

(65) 公開番号 特開平7-64512

(43) 公開日 平成 7 年 3 月10日 (1995. 3. 10)

審査請求日 平成 9 年 7 月25日 (1997. 7. 25)

(73) 特許権者 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 奥村 政雄

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

(72) 発明者 小田 巧一

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

(74) 代理人 100062007

弁理士 川口 義雄 (外 1 名)

審査官 西島 篤宏

最終頁に続く

(54) 【発明の名称】 液晶駆動装置

1

(57) 【特許請求の範囲】

【請求項 1】 表示用記憶手段に 1 画面分の表示データを格納し、該表示データを行単位で読み出し、これに基づき液晶の駆動信号を、行を選択する信号とともに液晶表示装置に供給する液晶駆動装置であって、液晶の充放電回数が最小になるように液晶画面の走査順序を設定する手段と、設定された走査順序にて表示データを読み出す手段とを備えたことを特徴とする液晶駆動装置。

【請求項 2】 前記記憶手段には、同一の行アドレスに、1 行分の表示データと、行を特定するためのデータが格納されていることを特徴とする請求項 1 に記載の液晶駆動装置。

【請求項 3】 前記行を特定するためのデータが行数分のビットからなり、行毎に順次、1 ビットが論理ハイレ

2

ベルとされていることを特徴とする請求項 2 に記載の液晶駆動装置。

【請求項 4】 前記走査順序を設定する手段が、前記記憶手段の任意の 1 行分のデータ ( $d_1 \sim d_n$ 、 $n$  は液晶表示装置の列数) と、他の 1 行分のデータ ( $e_1 \sim e_n$ ) の間で、

【数 1】

$$d_i \oplus e_i \quad (i = 1 \sim n)$$

10 なる演算をおこない、その結果 “1” の数が最小となるような  $e_1 \sim e_n$  を持つ行を他の行の内から見つけ出す手段であることを特徴とする請求項 1 に記載の液晶駆動装置。

【発明の詳細な説明】

【0001】

【発明の利用分野】本発明は液晶表示装置を備える電子機器に広く利用可能な液晶駆動装置に関する。

【0002】

【従来の技術】液晶表示装置は、近年、急速に普及した表示装置のひとつであり、従来からの表示装置であるブラウン管やCRTにかわり多くの電子機器に採用されている。

【0003】このような液晶表示装置の駆動方式としては、各種のものが知られているが、そのなかでも、時分割にて交流駆動を行う駆動方式は、広く用いられている。これは、液晶層を挟んでマトリクス状に対向配置された行電極群（走査電極群またはコモン電極群）と列電極群（信号電極群またはセグメント電極群）とを備える液晶表示装置に対して、おのおののコモン電極には線順次に選択波形を印可していき、その一方で、セグメント電極にはコモン電極の選択波形に同期させてオン波形またはオフ波形を印可するものである。このような操作により、コモン電極とセグメント電極の交点により形成される画素すべてを任意の表示状態にすることが可能となる。

【0004】図3に、 $16 \times 32$ ドットの液晶セルを、このような駆動方式の1つである6レベル駆動方式にて駆動するための液晶駆動装置のブロック図を示す。

【0005】図3において、液晶駆動装置31は、クロック入力CKより入力される基準クロック信号CK<sub>0</sub>を分周して、複数の分周クロック信号CK<sub>1</sub>～CK<sub>4</sub>を発生する分周回路311、 $16$ 行 $\times$  $32$ 列の表示RAM313、アドレス入力A<sub>0</sub>～A<sub>4</sub>から入力されるアドレスに従って、データ入力D<sub>0</sub>～D<sub>4</sub>から入力される表示データを表示RAM313に書き込むデータセクタ312、表示RAM313からのデータ読み出しに際して、行アドレスを発生するための行アドレス・インクリメント回路314、表示RAM313から各行ごとに読み出された表示データからセグメント信号を作成しセグメント出力S<sub>1</sub>～S<sub>16</sub>に出力するセグメント出力回路315、分周回路311からのクロックCK<sub>0</sub>～CK<sub>4</sub>が入力され、これに基づき各行の走査タイミングであるコモン・タイミング信号t<sub>1</sub>～t<sub>16</sub>を発生するコモン・タイミング発生回路316、及びコモン・タイミング発生回路316からのコモン・タイミング信号t<sub>1</sub>～t<sub>16</sub>が入力され、これに基づきコモン出力H<sub>1</sub>～H<sub>16</sub>にコモン信号を出力するコモン出力回路317からなる。尚32は $16 \times 32$ ドットの液晶セルであり、セグメント出力S<sub>1</sub>～S<sub>16</sub>が各列に、コモン出力H<sub>1</sub>～H<sub>16</sub>が各行に夫々接続されている。

【0006】クロック入力CKにより与えられるクロック信号CK<sub>0</sub>は分周回路311にて分周され分周クロックCK<sub>1</sub>～CK<sub>4</sub>が得られる。ここで、クロックCK<sub>1</sub>～CK<sub>4</sub>は、夫々 $1/2$ 分周クロック、 $1/4$ 分周クロック、 $1/8$ 分周クロック、 $1/16$ 分周クロックであ

る。データ入力D<sub>0</sub>～D<sub>4</sub>から与えられるデータは、データセクタ回路312により、アドレス入力A<sub>0</sub>～A<sub>4</sub>に従って表示RAMに書き込まれる。データ入力D<sub>0</sub>～D<sub>4</sub>とアドレス入力A<sub>0</sub>～A<sub>4</sub>の値に従って、表示RAMの512ビットの任意の行、列の1ビットを“0（消灯）”又は“1（点灯）”に設定することができる。行アドレスインクリメント回路314は、クロックCK<sub>0</sub>及びCK<sub>1</sub>が入力されており、クロックCK<sub>0</sub>が反転する毎に、出力する行アドレスをインクリメントし、クロックCK<sub>1</sub>の立上り又は立下りエッジで行アドレスをクリアする。行アドレスがインクリメントされるのに従って、表示RAMから横1行32ビットずつ順次読み出されるデータs<sub>1</sub>～s<sub>16</sub>はセグメント出力回路315を介してセグメント出力S<sub>1</sub>～S<sub>16</sub>に出力される。コモンタイミング発生回路316は、クロックCK<sub>0</sub>～CK<sub>4</sub>をデコードしてコモンタイミングt<sub>1</sub>～t<sub>16</sub>を生成し、生成されたコモンタイミングt<sub>1</sub>～t<sub>16</sub>はコモン出力回路317を介してコモン信号に変換されコモン出力H<sub>1</sub>～H<sub>16</sub>に出力される。

【0007】図4に上記構成における、各行毎で、点灯、消灯を繰り返す表示パターンを出力する場合の、分周クロックCK<sub>0</sub>～CK<sub>4</sub>、コモンタイミング信号t<sub>1</sub>、t<sub>2</sub>、t<sub>3</sub>、t<sub>4</sub>、セグメント信号S<sub>1</sub>、及びコモン信号H<sub>1</sub>、H<sub>2</sub>、H<sub>3</sub>、H<sub>4</sub>を示す。図2において、分周クロックCK<sub>0</sub>の半周期で表示の1フレームが終了している。また、表示RAMのセグメント信号S<sub>1</sub>に対応する列は1行目が“1”、2行目が“0”、3行目が“0”というふうに交互に“1”と“0”が書き込まれており、セグメント信号S<sub>1</sub>は、各行毎で、点灯、消灯を繰り返す。尚、V<sub>1</sub>～V<sub>6</sub>（V<sub>1</sub><V<sub>2</sub><V<sub>3</sub><V<sub>4</sub><V<sub>5</sub><V<sub>6</sub>）は6レベル駆動を行うために外部より供給される液晶表示電圧であり、表示の始めの1フレームでは、セグメント信号はV<sub>6</sub>で点灯、V<sub>4</sub>で消灯を表し、コモン信号がV<sub>1</sub>で行の選択、V<sub>5</sub>で非選択である。この場合、セグメント信号がV<sub>6</sub>の列、コモン信号がV<sub>1</sub>の行の交点のドットが点灯される。また次のフレームでは、セグメント信号はV<sub>1</sub>で点灯、V<sub>5</sub>で消灯を表し、コモン信号がV<sub>6</sub>で行の選択、V<sub>4</sub>で非選択である。この場合、セグメント信号がV<sub>1</sub>の列、コモン信号がV<sub>6</sub>の行の交点のドットが点灯される

【0008】

【発明が解決しようとする課題】上記した従来技術の液晶駆動装置では、セグメント出力は表示RAMを順次読み出すことによって得られ、コモン出力はセグメント出力に同期した一定の信号であって、液晶の一行32ドットを単位に行方向に1行目、2行目、…、16行目と順次走査し、16回の走査で一画面の表示が終了している。このため、走査方向に点灯と消灯を繰り返すような表示内容では、最大点灯・消灯の切り替えを15回（行数-1回）繰り返し、走査するたびに液晶の充放電を繰

り返すこととなり充放電による電力消費が大きいという欠点があった。

【0009】そこで、本発明は、液晶の充放電による電力消費を低減し得、低消費電力な液晶駆動装置を提供することを目的とする。

【0010】

【課題を解決するための手段】上記目的は、本発明によれば、表示用記憶手段に1画面分の表示データを格納し、該表示データを行単位で読み出し、これに基づき液晶の駆動信号を、行を選択する信号とともに液晶表示装置に供給する液晶駆動装置であって、液晶の充放電回数が最小になるように液晶画面の走査順序を設定する手段と、設定された走査順序にて表示データを読み出す手段とを備えたことを特徴とする液晶駆動装置によって達成される。

【0011】上記構成において、前記記憶手段には、同一の行アドレスに、1行分の表示データと、行を特定するためのデータが格納されていることが好ましい。この場合、前記行を特定するためのデータが行数分のビットからなり、行毎に順次、1ビットが論理ハイレベルとされていることが望ましい。

【0012】また、前記走査順序を設定する手段が、前記記憶手段の任意の1行分のデータ( $d_1 \sim d_n$ 、 $n$ は液晶表示装置の列数)と、他の1行分のデータ( $e_1 \sim e_n$ )の間で、

【0013】

【数2】

$$d_i \oplus e_i \quad (i=1 \sim n)$$

【0014】なる演算をおこない、その結果“1”の数が最小となるような $e_1 \sim e_n$ を持つ行を他の行の内から見つけ出す手段であることが望ましい。

【0015】

【作用】上記構成によれば、記憶手段に1画面分の表示データが書き込まれた後、液晶の充放電回数が最小になるように、液晶画面の走査順序が設定され、この順序に従って、表示データが読み出される。

【0016】従って、液晶の充放電による電力消費が低減され、低消費電力の液晶駆動装置を得ることができ

【0017】

【実施例】以下、本発明の好適な一実施例を図面に基づき詳述する。

【0018】図1に本発明の液晶駆動装置の一実施例のブロック図を示す。図1において、液晶駆動装置11は、クロック入力CKより入力される基準クロック信号CK<sub>0</sub>を分周して、複数の分周クロック信号CK<sub>1</sub>～CK<sub>4</sub>を発生する分周回路111、16×32ドット分の表示データと各行のコモンデータ $t_1 \sim t_{16}$ が書き込まれる16行×48列の表示RAM113、アドレス入力A

。～A<sub>6</sub>から入力されるアドレスに従って、データ入力D<sub>0</sub>～D<sub>7</sub>から入力される表示データを表示RAM113に書き込むデータセクタ112、表示RAM113からのデータ読み出しに際して、行アドレスを発生するための行アドレス設定回路114、行アドレスの発生順序を演算し行アドレス設定回路114に設定する演算回路118、前記表示RAM113から各行ごとに読み出された表示データからセグメント信号を作成しセグメント出力S<sub>1</sub>～S<sub>32</sub>に出力するセグメント出力回路115、表示RAM113から各行の表示データの読み出しに付随して読み出されたコモンデータ $t_1 \sim t_{16}$ が入力され、これに基づきコモン出力H<sub>1</sub>～H<sub>16</sub>にコモン信号を出力するコモン出力回路117からなる。尚12は16×32ドットの液晶セルであり、セグメント出力S<sub>1</sub>～S<sub>32</sub>が各列に、コモン出力H<sub>1</sub>～H<sub>16</sub>が各行に夫々接続されている。

【0019】クロック入力CKにより与えられるクロック信号CK<sub>0</sub>は分周回路311にて分周され分周クロックCK<sub>1</sub>～CK<sub>4</sub>が得られる。ここで、クロックCK<sub>1</sub>～CK<sub>4</sub>は、夫々1/2分周クロック、1/4分周クロック、1/8分周クロック、1/16分周クロックである。データ入力D<sub>0</sub>～D<sub>7</sub>から与えられるデータは、データセクタ回路112により、アドレス入力A<sub>0</sub>～A<sub>6</sub>に従って表示RAM113に書き込まれる。表示RAM113の各行は前半の16列と後半の32列に分けられ、各行の表示データは後半の32列に書き込まれる。この32列からのセグメントデータ(s<sub>1</sub>～s<sub>32</sub>)は、セグメント出力回路115に供給される。データ入力D<sub>0</sub>～D<sub>7</sub>とアドレス入力A<sub>0</sub>～A<sub>6</sub>の値に従って、表示RAM113の16行×後半32列、即ち512ビットの任意の行、列の1ビットを“0”又は“1”に設定することができる。表示RAM113の各行のうち前半16列分(コモンデータ $t_1 \sim t_{16}$ )はコモン出力回路117を介してコモン出力H<sub>1</sub>～H<sub>16</sub>に出力される。このときコモンデータ $t_1 \sim t_{16}$ が各行ごとに順次“1”となるように表示RAM113の16列分のデータを書き込んでおく。即ち、1行目は“100…00”、2行目は“010…00”、3行目は“001…00”、以下同様に16行目の“000…01”まで書き込んでおく。表示RAM113の任意の一行48ビットを読み出せば、コモンデータ $t_1 \sim t_{16}$ とセグメントデータs<sub>1</sub>～s<sub>32</sub>が同時に得られるので、表示RAM113を読み出す行の順序を変更することで、容易に液晶画面の走査順序を変えることができる。

【0020】表示RAM113のデータが書き込まれた後、液晶画面の走査を始める前に、行アドレス設定回路114に表示RAM113が読み出される行の順序の設定がなされる。

【0021】設定は以下の様に行われる。

【0022】(1)表示RAM113の第1行を最初に

読み出すものとし、セグメント出力に対応する32ビットのデータを $d_1 \sim d_{32}$ とする。

【0023】(2)他の行のセグメントに対応する32ビットデータ $e_1 \sim e_{32}$ と $d_1 \sim d_{32}$ 間の演算が演算回路118で実行され、2番目に読み出される行が決定される。

【0024】演算内容は、

【0025】

【数3】

$$d_i \oplus e_i \quad (i=1 \sim 32)$$

【0026】の結果“1”の数が最小となるような $e_1 \sim e_{32}$ を持つ行を他の15行の内から見つけ出すものである。

【0027】(3)2番目に読み出す行が定まれば、そのデータと残っている14行のデータとの間で上記

(2)の演算を行い、3番目に読み出される行が見つけられる。

【0028】(4)同様の演算を繰り返し、全ての行の順序が定められる。

【0029】その後、行アドレス設定回路は、クロックCK<sub>0</sub>が反転する毎に、定められた順序に従って、行アドレスを設定して表示RAM113からセグメントデータ $s_1 \sim s_{32}$ を読み出す。同時に読み出されたその行アドレスでのコモンデータ $t_1 \sim t_{16}$ はコモン出力回路117を介してコモン出力 $H_1 \sim H_{16}$ に供給される。クロックCK<sub>0</sub>の立上り又は立下りエッジで行アドレスはクリアされる。

【0030】図2に本実施例により各行ごとに点灯、消灯を繰り返すような表示パターンを出力した場合の、分周クロックCK<sub>0</sub>～CK<sub>4</sub>、コモンタイミング信号 $t_1$ 、 $t_2$ 、 $t_3$ 、 $t_4$ 、セグメント信号 $S_1$ 、及びコモン信号 $H_1$ 、 $H_2$ 、 $H_3$ 、 $H_4$ を夫々示す。セグメント信号 $S_1$ に着目すると、このような表示パターンでは、表示RAM113のセグメント信号 $S_1$ に対応する列は1行目が“1”、2行目が“0”、3行目が“0”というふうに交互に“1”と“0”が書き込まれていることになるが、表示1フレームの前半では、順次1行目、3行目、…、15行目と表示していき、その後、後半で、順次2行目、4行目、…、16行目と表示していくことになり、セグメント信号 $S_1$ は表示1フレームの前半では、常時点灯、一方、表示1フレームの後半では、常時消灯となる。以下、この様な場合の動作を詳述する。

【0031】初めに、表示RAM113に各行ごとに点灯、消灯を繰り返すような表示パターン、即ち、セグメント出力に対応する32ビットの1行目、3行目、5行目、…、15行目にはすべて“1”が、一方、2行目、4行目、…、16行目にはすべて“0”が書き込まれる。ここで、各行のコモンデータは予め前述したように表示RAM113に書き込まれているものとする。

【0032】その後、まず演算回路118は第1行目のセグメント出力に対応する32ビットのデータを $d_1 \sim d_{32}$ とし、他の行のセグメントに対応する32ビットデータ $e_1 \sim e_{32}$ と $d_1 \sim d_{32}$ 間で上記した演算を実行し、2番目に読み出される行を決定する。いまの場合では、奇数番目の行はすべて等しく演算結果が最小となるので、3行目を2番目、5行目を3番目、…、15行目を8番目とする。次にこの15行目のデータを $d_1 \sim d_{32}$ とし、残りの行(偶数行)のセグメントに対応する32ビットデータ $e_1 \sim e_{32}$ と $d_1 \sim d_{32}$ 間で上記した演算を実行する。偶数番目の行はすべて等しく演算結果が最小となるので、2行目を9番目、4行目を10番目、…、16行目を16番目とする。

【0033】このようにして読み出す順番が決定された後、クロック信号CK<sub>0</sub>が反転する毎に1行目、3行目、…、というふに表示RAM113からデータ(表示データ $s_1 \sim s_{32}$ とコモンデータ $t_1 \sim t_{16}$ )を読み出していく。

【0034】まず、表示RAM113から1行目のデータ(表示データ $s_1 \sim s_{32}$ とコモンデータ $t_1 \sim t_{16}$ )が読み出される。そこから得られる表示データ $s_1 \sim s_{32}$ は、セグメント出力回路115に供給され、セグメント信号がセグメント出力 $S_1 \sim S_{32}$ に出力される。このときのセグメント信号はいずれも点灯( $V_0$ )であり、図2には例としてセグメント信号 $S_1$ のみを示す。一方、コモンデータ $t_1 \sim t_{16}$ はコモン出力回路117に供給される。このとき、 $t_1$ が“1”であることから、コモン出力 $H_1$ に選択パルス( $V_1$ )が出力される。これにより液晶表示装置12の1行目32ドットがすべて点灯される。

【0035】次いで、表示RAM113から3行目のデータ(表示データ $s_1 \sim s_{32}$ とコモンデータ $t_1 \sim t_{16}$ )が読み出される。そこから得られる表示データ $s_1 \sim s_{32}$ は、セグメント出力回路115に供給され、セグメント信号がセグメント出力 $S_1 \sim S_{32}$ に出力される。このときのセグメント信号はいずれも点灯( $V_0$ )を維持し変化しない。一方、コモンデータ $t_1 \sim t_{16}$ はコモン出力回路117に供給される。このとき、 $t_3$ が“1”であることから、コモン出力 $H_3$ に選択パルス( $V_1$ )が出力される。これにより液晶表示装置12の3行目32ドットがすべて点灯される。

【0036】このようにして先に定められた順序にて、順次奇数行の表示データが表示されていく。この間、セグメント信号はいずれも点灯( $V_0$ )を維持し変化しない。

【0037】奇数行目の表示がすべて終了すると次に、2行目のデータ(表示データ $s_1 \sim s_{32}$ とコモンデータ $t_1 \sim t_{16}$ )が読み出される。そこから得られる表示データ $s_1 \sim s_{32}$ は、セグメント出力回路115に供給され、セグメント信号がセグメント出力 $S_1 \sim S_{32}$ に出力

される。このときのセグメント信号はいずれも消灯 ( $V_4$ ) である。一方、コモンデータ  $t_1 \sim t_{16}$  はコモン出力回路 117 に供給される。このとき、 $t_2$  が “1” であることから、コモン出力  $H_2$  に選択パルス ( $V_1$ ) が出力される。これにより液晶表示装置 12 の 2 行目 32 ドットがすべて消灯される。

【0038】次いで、表示 RAM 113 から 4 行目のデータ (表示データ  $s_1 \sim s_{12}$  とコモンデータ  $t_1 \sim t_{16}$ ) が読み出される。そこから得られる表示データ  $s_1 \sim s_{12}$  は、セグメント出力回路 115 に供給され、セグメント信号がセグメント出力  $S_1 \sim S_{12}$  に出力される。このときのセグメント信号はいずれも消灯 ( $V_4$ ) を維持し変化しない。一方、コモンデータ  $t_1 \sim t_{16}$  はコモン出力回路 117 に供給される。このとき、 $t_4$  が “1” であることから、コモン出力  $H_4$  に選択パルス ( $V_1$ ) が出力される。これにより液晶表示装置 12 の 4 行目 32 ドットがすべて消灯される。

【0039】このようにして先に定められた順序にて、順次偶数行が走査されていく。この間、セグメント信号はいずれも消灯 ( $V_4$ ) を維持し変化しない。

【0040】この様にして、16 行すべてが表示された後、次の表示フレームが開始される。この表示フレームでは、セグメント信号の点灯電圧が  $V_1$ 、消灯電圧が  $V_3$ 、コモン信号の選択パルス電圧が  $V_6$ 、非選択パルス電圧が  $V_4$  になる以外は、先のフレームと同様にして表示が行われる。

【0041】以上、詳述したように、本実施例においては、図 2 の従来技術と同一の表示内容であるものの、セグメント信号の 1 フレーム内の切り換え回数は従来の 1

5 回から 1 回に低減されている。この結果、液晶画面の走査毎のセグメント信号の切り換え回数は最小に抑えられるので液晶の充放電による電力ロスが低減され、低消費電力の液晶駆動装置を得ることができる。

【0042】

【発明の効果】以上、詳述したように、本発明によれば、液晶の充放電回数が最小になるように液晶画面の走査順序が設定され、この順序に従って液晶画面が走査されるので、液晶の充放電による電力ロスが低減され、低消費電力の液晶駆動装置を得ることができる。

【図面の簡単な説明】

【図 1】図 1 は本発明の液晶駆動装置の一実施例のブロック図である。

【図 2】図 2 は図 1 に記載の液晶駆動装置の各部の信号波形を示す図である。

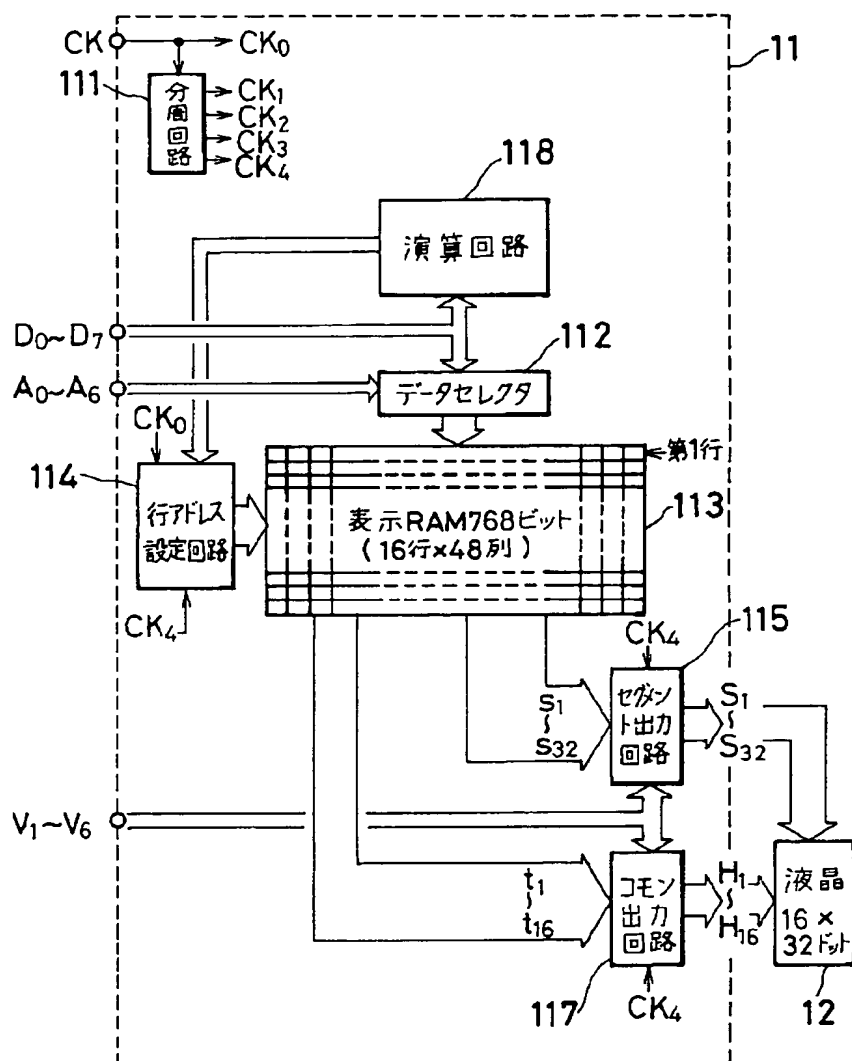
【図 3】図 3 は従来の液晶駆動装置の一例のブロック図である。

【図 4】図 4 は図 3 に記載の液晶駆動装置の各部の信号波形を示す図である。

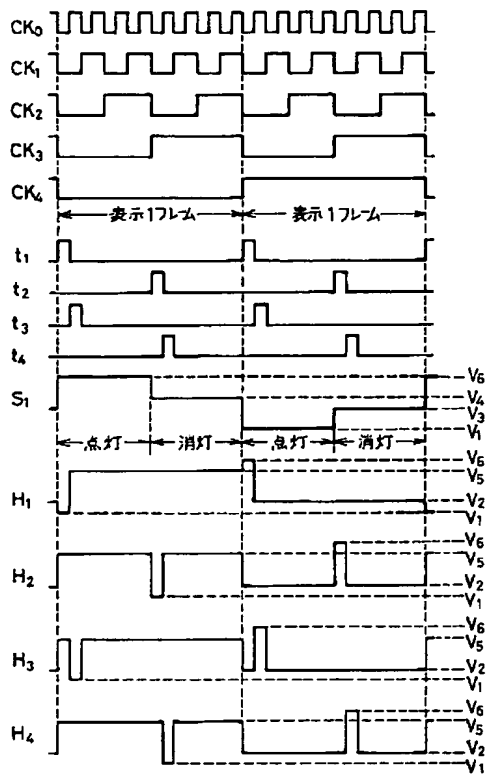
【符号の簡単な説明】

- 11 液晶駆動装置
- 111 分周回路
- 112 データセクタ
- 113 表示 RAM
- 114 行アドレス設定回路
- 115 セグメント出力回路
- 117 コモン出力回路
- 118 演算回路
- 12 液晶表示装置

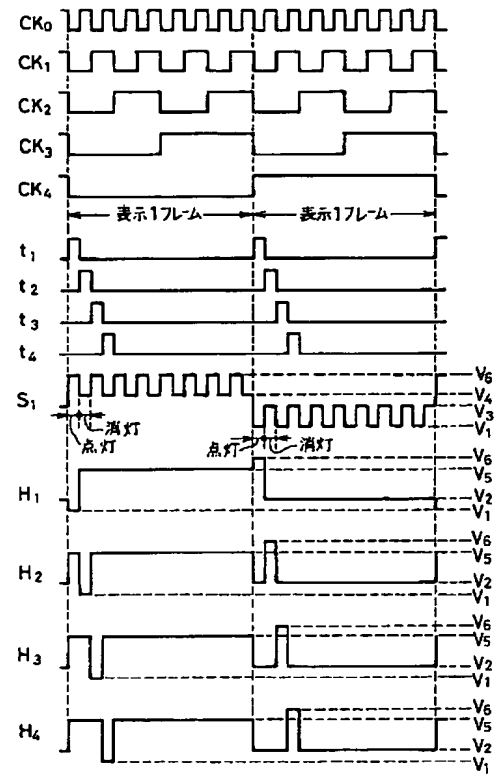
【図1】



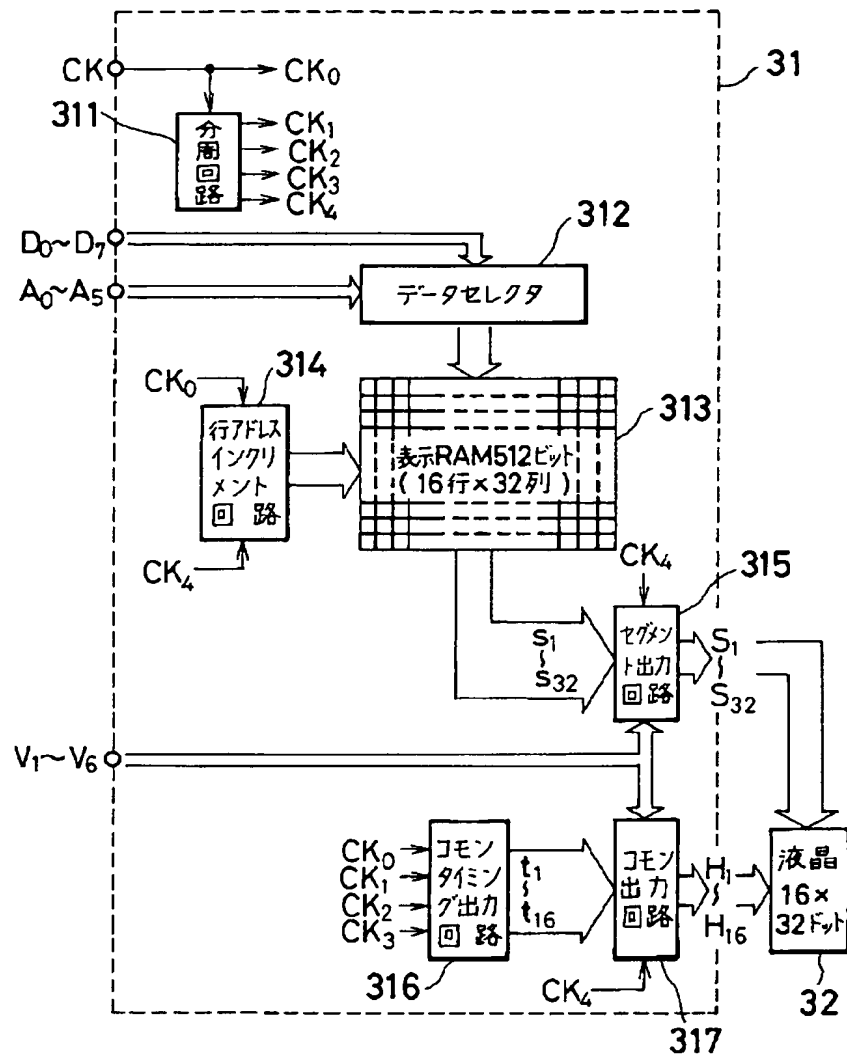
【図2】



【図4】



【図3】



フロントページの続き

(56)参考文献 特開 昭63-5390 (J P, A)  
 特開 昭61-144698 (J P, A)  
 特開 昭63-262688 (J P, A)  
 特開 昭63-266488 (J P, A)  
 特開 昭64-59335 (J P, A)  
 特開 平5-323931 (J P, A)

(58)調査した分野(Int.Cl.<sup>7</sup>, DB名)  
 G09G 3/00 - 3/38  
 G02F 1/133